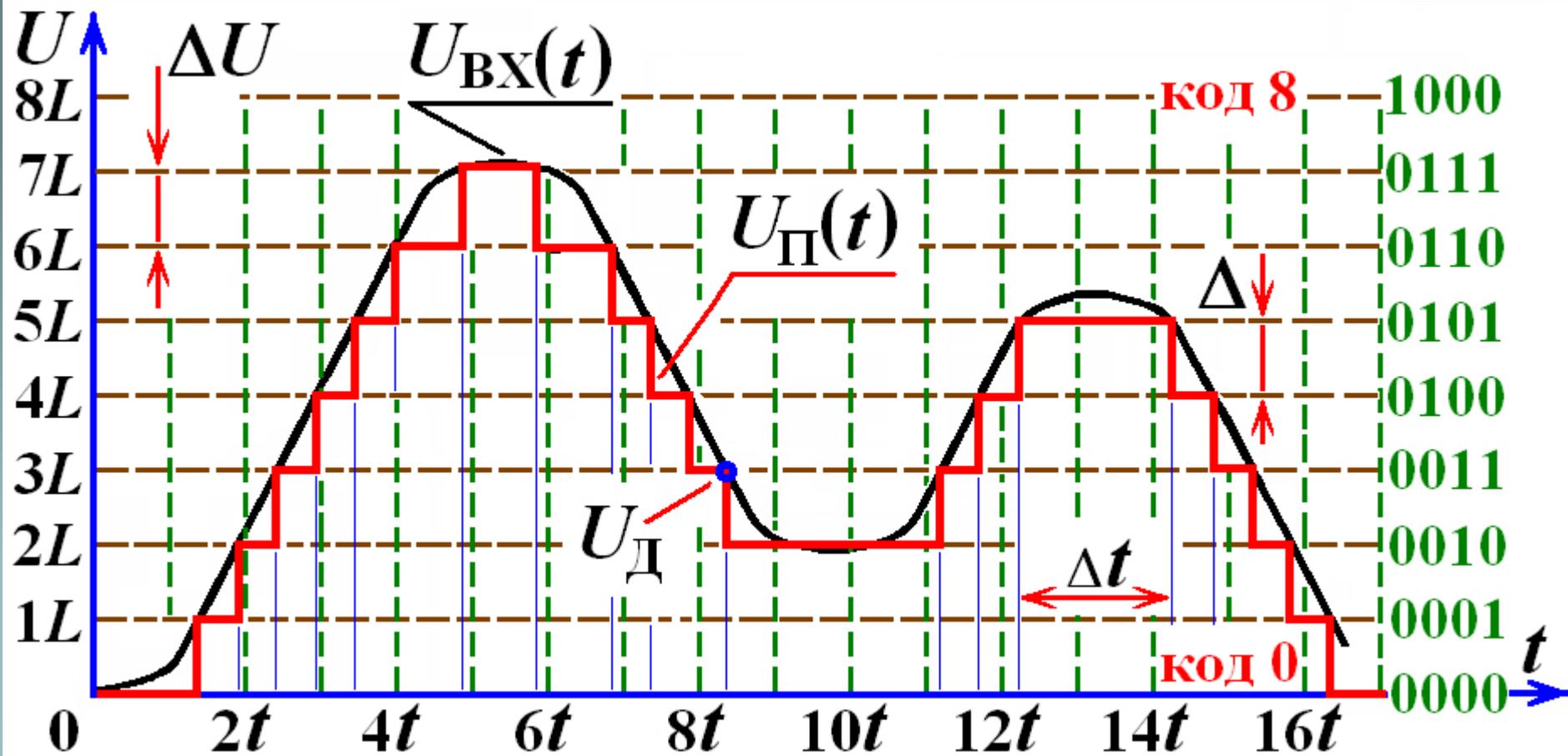


Аналого-цифровые и цифроаналоговые преобразователи

(АЦП) преобразуют аналоговые
сигналы
в цифровую форму,
согласуют датчики сигналов
и цифровые приборы их обработки.

Цифроаналоговые преобразователи

(ЦАП) преобразуют численные
данные
в аналоговый сигнал, обычно служат
для выдачи аналоговой информации
после цифровой обработки.



Аналого-цифровое преобразование

с переменным интервалом дискретизации

U_{BX} – преобразуемый сигнал; U_{Π} – результат в аналоговой форме; $U_{Д}$ – действительное значение; Δ – ошибка преобразования; Δt –

Квантование по уровню

Устанавливаются равно отступающие уровни

($0L \dots NL$) напряжений, при равенстве которым преобразуемого сигнала

происходит выработка соответствующего

двоичного кода. Напряжение между двумя

соседними уровнями (младший разряд

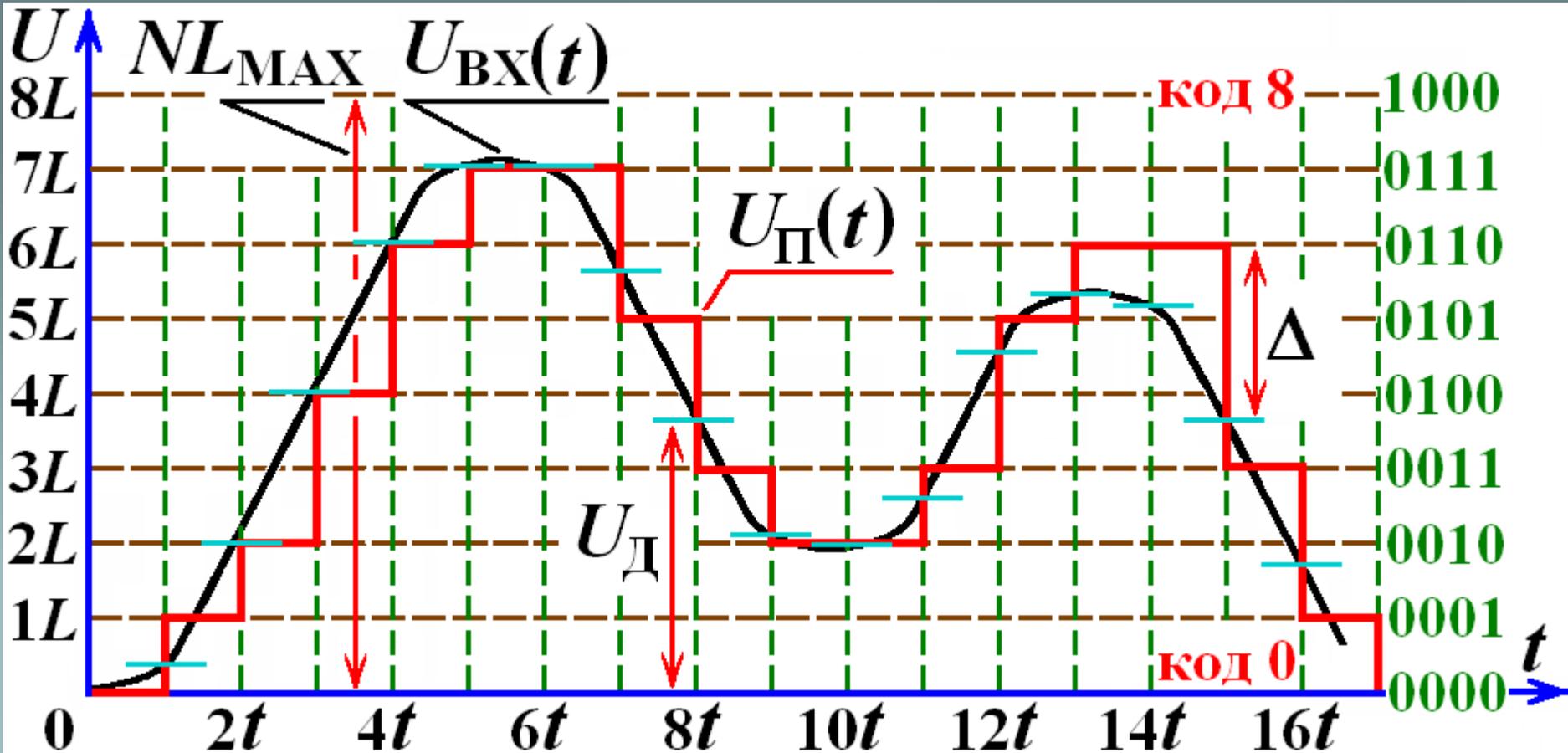
кода), называется шагом квантования ΔU .

Ширина диапазона преобразования NL_{MAX} .

Дискретизация по времени

Устанавливаются моменты времени ($0t \dots Mt$),

в которые происходит преобразование



Аналого-цифровое преобразование

с постоянным интервалом дискретизации

U_{BX} – преобразуемый сигнал; U_{Π} – результат в

аналоговой форме; $U_{\text{Д}}$ – действительное

значение; Δ – ошибка преобразования; t –

Цифроаналоговые преобразователи

Для преобразования цифровой информации в аналоговую форму.

При подаче на вход ЦАП переменного по значению кода, на выходе наблюдается ступенчато-изменяющееся напряжение, величина «ступеньки» соответствует младшему разряду кода.

двоичный код $d_n \dots d_2 d_1 d_0$ В

аналоговую величину $U_{\text{ЦАП}}$ (на рис. $U_{\text{П}}(t)$).

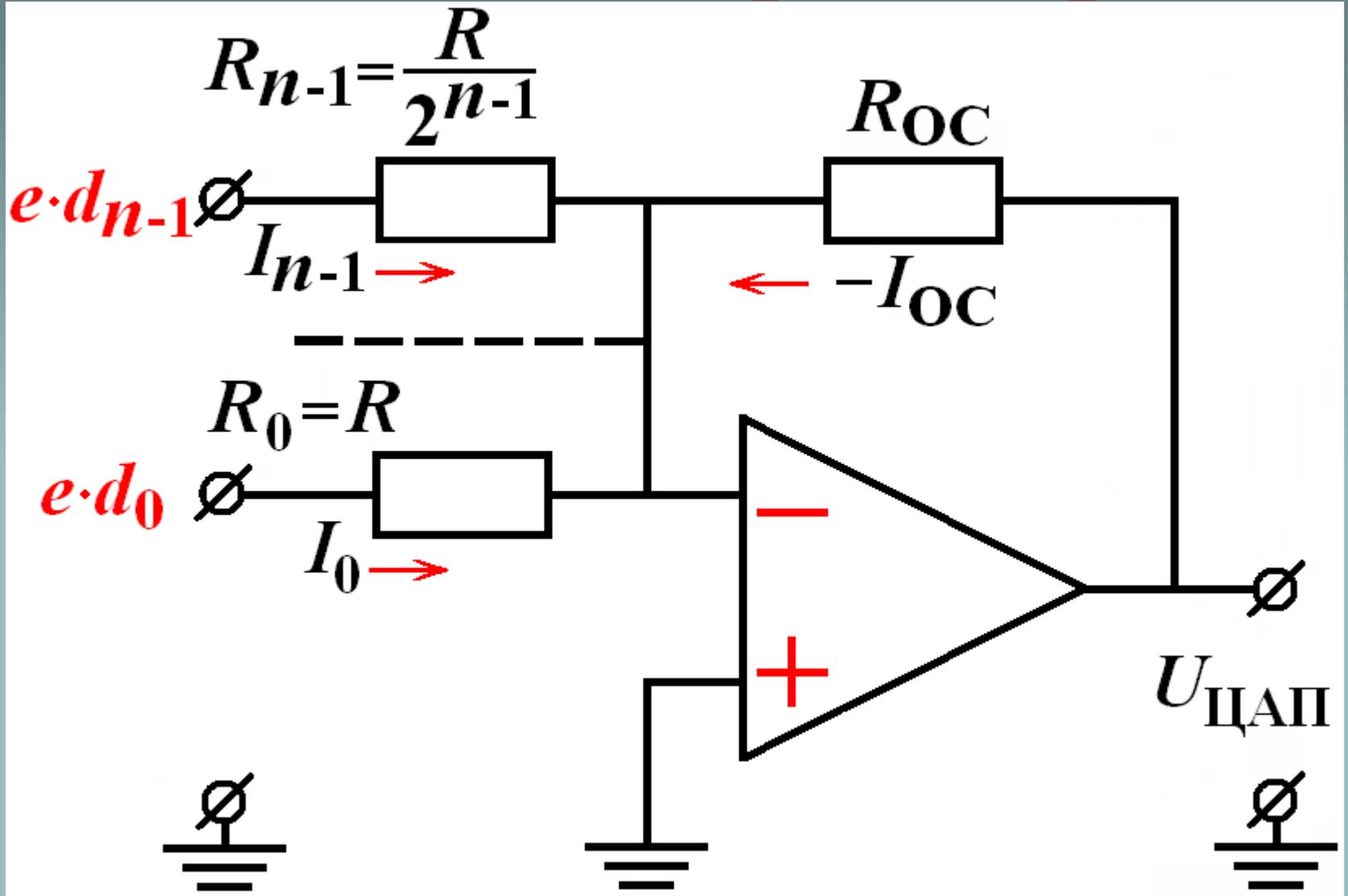
Каждый разряд двоичного кода имеет «вес», вес i -го разряда вдвое больше, чем вес разряда $(i-1)$:

$$U_{\text{ЦАП}} = e(d_0 \cdot 1 + d_1 \cdot 2 + d_2 \cdot 4 + d_3 \cdot 8 + \dots),$$

где e – напряжение,

соответствующее весу младшего разряда; d_i – значение i – го разряда двоичного кода (0 или 1).

ЦАП с весовыми резисторами



$$U_{ЦАП} = e(d_0 \cdot 1 + d_1 \cdot 2 + d_2 \cdot 4 + \dots + d_{n-1} \cdot 2^{n-1})$$

$$U_{\text{ЦАП}} = - \sum_{i=0}^{n-1} \left(\frac{R_{\text{ос}}}{R_i} d_i \cdot e \right).$$

Достоинство: Простота реализации.

Недостаток: Затруднительно изготовлять в интегральном виде резисторы разных значений

с требуемой точностью, поскольку их материалом являются полупроводники, сопротивления которых зависят от незначительных примесей.

Умножающий ЦАП

Выходное напряжение $U_{\text{ЦАП}}$

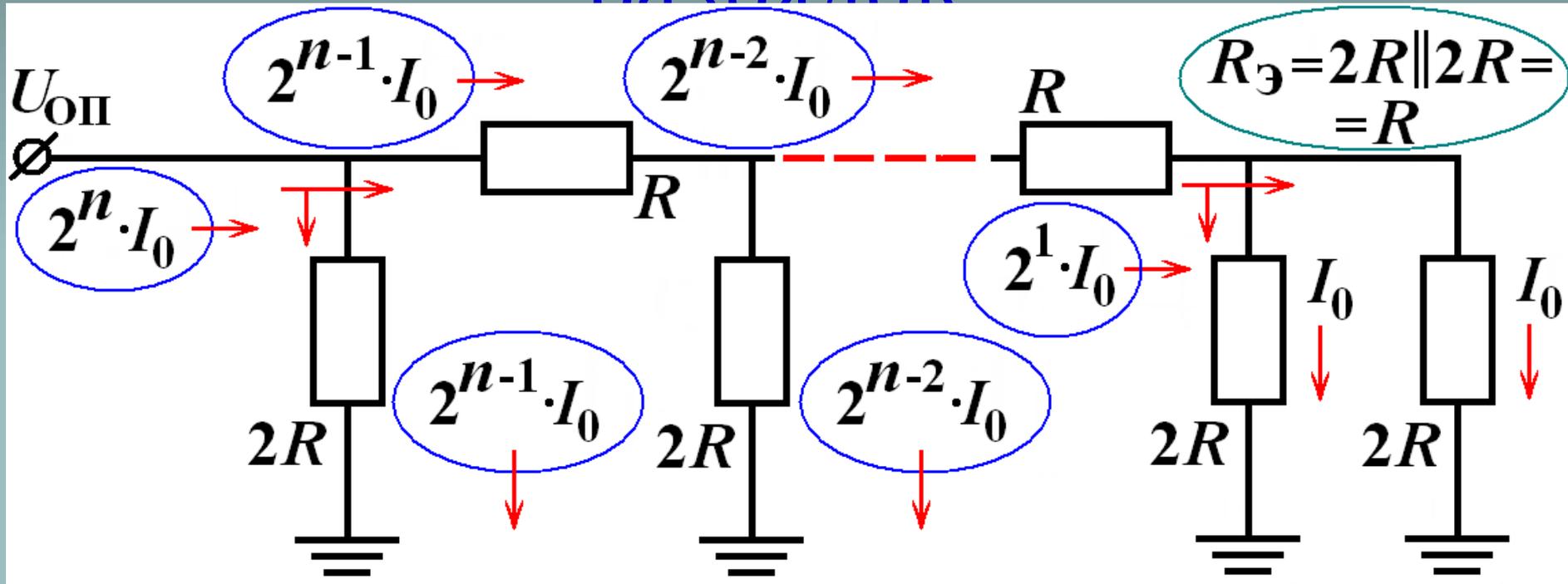
пропорционально произведению входного кода D и опорного напряжения $U_{\text{оп}}$.

ЦАП содержат матрицу резисторов R - $2R$, электронные ключи и резистор обратной связи $R_{\text{ос}}$. К преобразователю может подключаться операционный усилитель для задания величины $U_{\text{ЦАП}}$.

ЦАП с матрицей резисторов R - $2R$

суммирование токов,

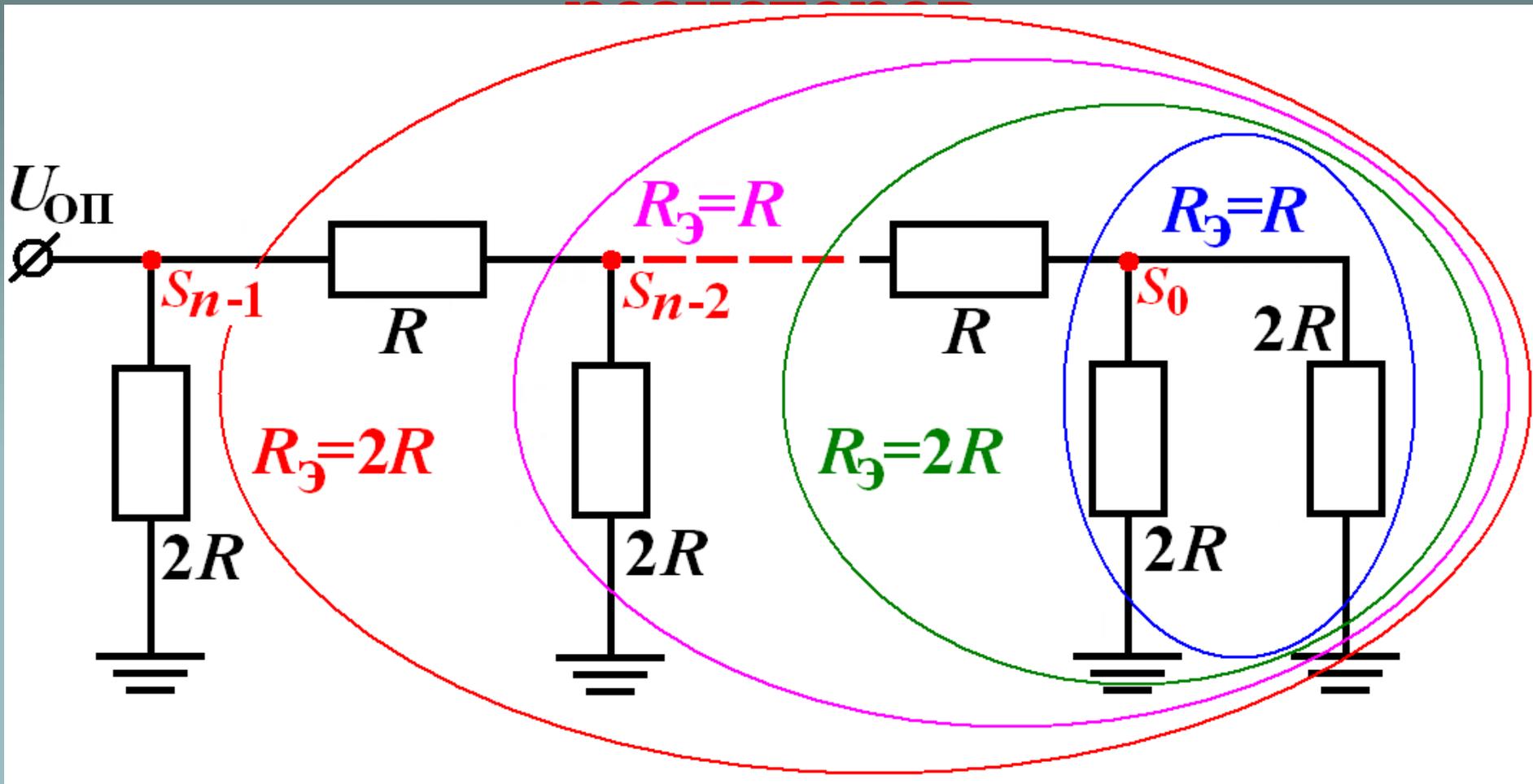
пропорциональных весу двоичных разрядов



опорное напряжение $U_{\text{оп}}$ - к входу матрицы

$I = 2^n I_0$

Эквивалентная схема матрицы



В каждом узле S ток разделяется пополам

Эквивалентное сопротивление цепи узла
 S_0 :

$$R_3 = 2R \parallel 2R = R;$$

с учетом последовательно включенного
резистора:

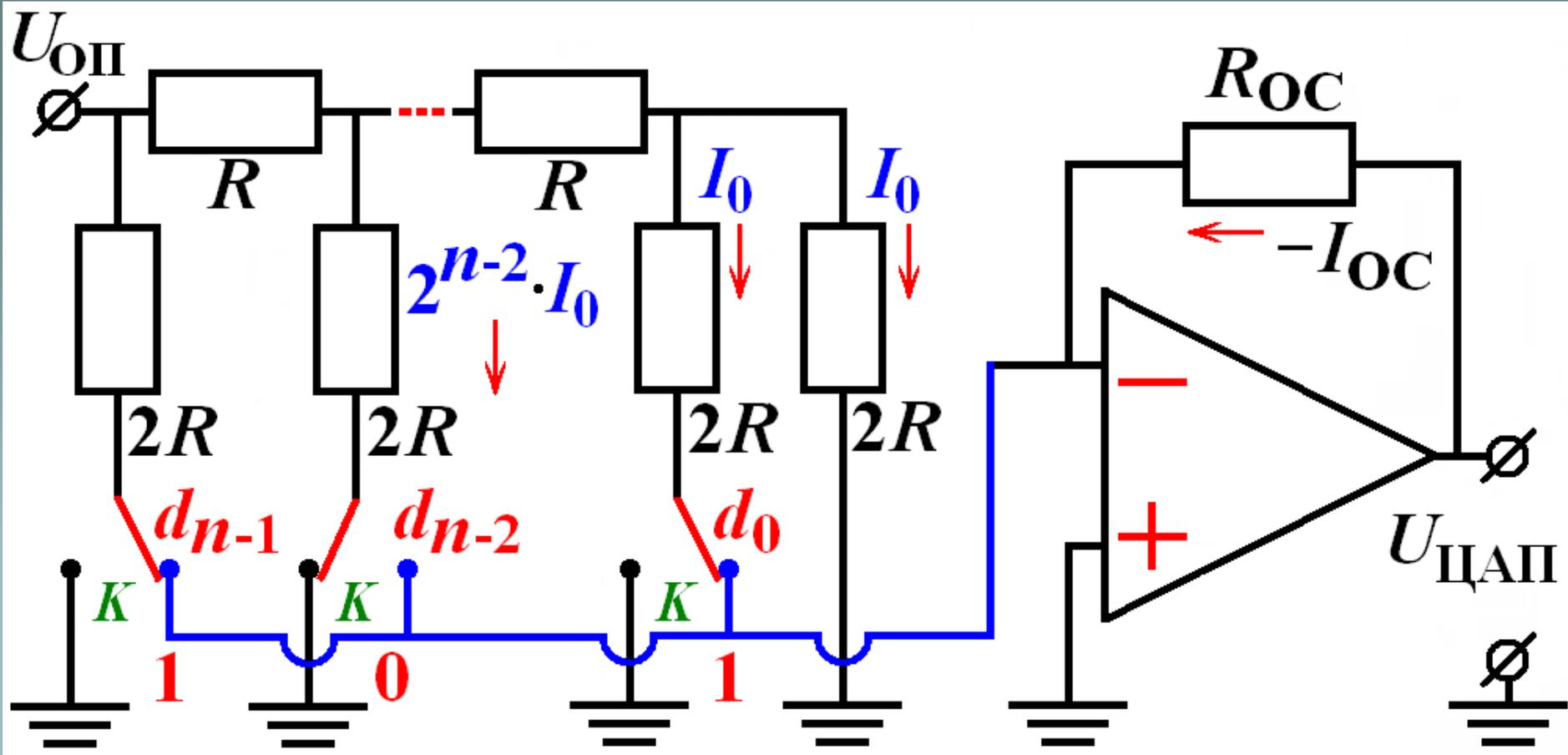
$$R_3 = R + R = 2R.$$

Эквивалентное сопротивление цепи узла
 S_{n-2} :

$$R_3 = 2R \parallel 2R = R;$$

с учетом последовательно включенного
резистора:

$$R_3 = R + R = 2R$$



Ток в каждом резисторе $2R$, ток I_0 пропорционален весовому коэффициенту

Электронные ключи K управляются входными сигналами d_i цифрового кода.

$$\sum_{i=0}^{n-1} I_0 \cdot 2^i \cdot d_i = -I_{OC};$$

так как: $I_0 \cdot 2^n = U_{OП} / R;$

$$-I_{OC} = \frac{U_{OП}}{2^n \cdot R} \cdot \sum_{i=0}^{n-1} (2^i \cdot d_i);$$

$$U_{ЦАП} = -I_{OC} \cdot R_{OC} = -I_{OC} \cdot R.$$

$$U_{\text{ЦАП}} = -\frac{U_{\text{ОП}}}{2^n} \sum_{i=0}^{n-1} (2^i \cdot d_i) = -\frac{U_{\text{ОП}} D}{2^n} =$$

$$\frac{R_{\text{ОС}}}{R} \left(\frac{U_{\text{ОП}}}{2 \cdot 2^0} d_0 + \frac{U_{\text{ОП}}}{2 \cdot 2^1} d_1 + \dots + \frac{U_{\text{ОП}}}{2 \cdot 2^{n-1}} d_{n-1} \right) =$$

$$U_{\text{ОП}} \left(\frac{1}{2} d_0 + \frac{1}{4} d_1 + \dots + \frac{1}{2^n} d_{n-1} \right), \text{ если } R_{\text{ОС}} = R.$$

Десятичный эквивалент цифрового кода на входах **ЦАП**:

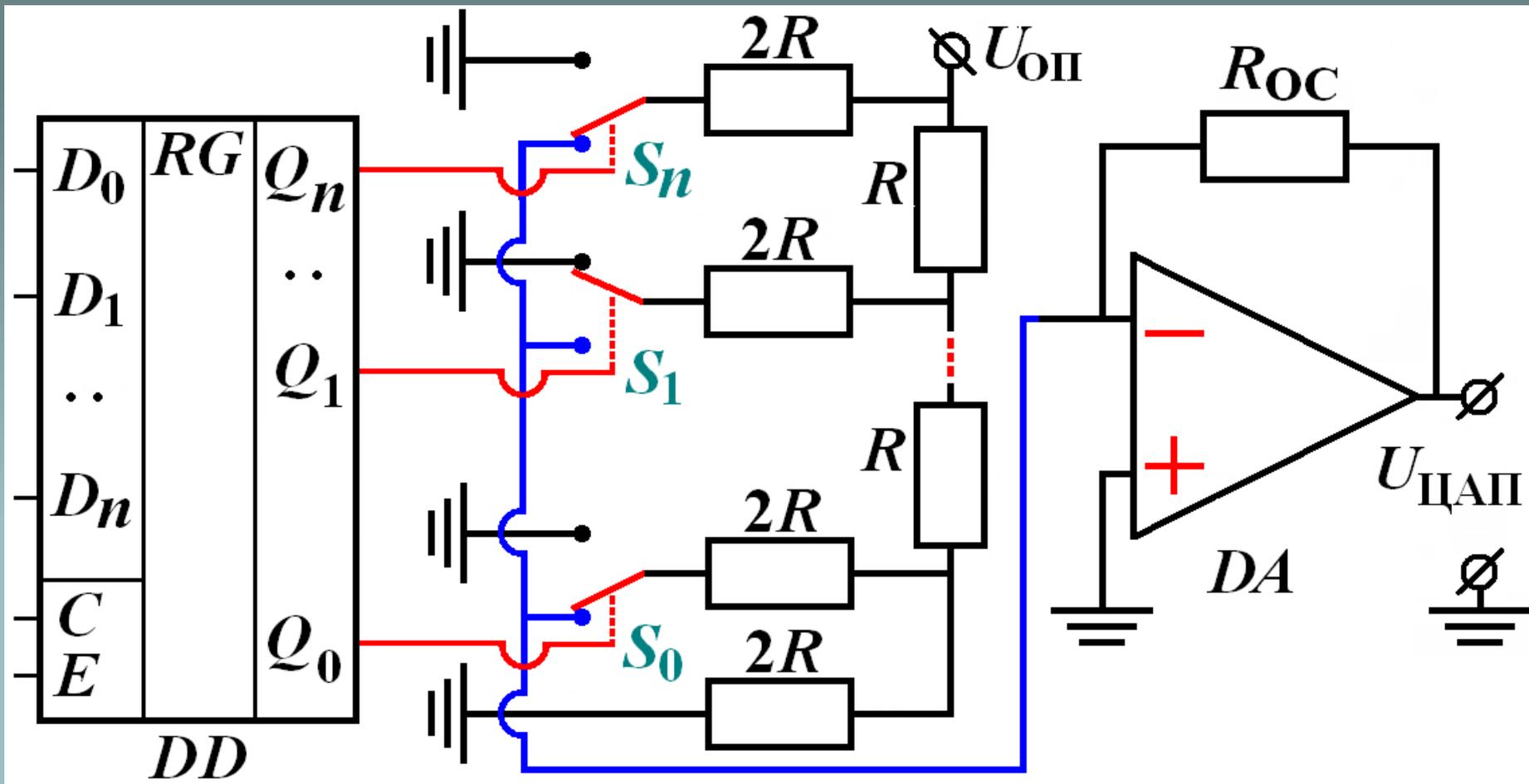
$$D = \sum_{i=0}^{n-1} (2^i \cdot d_i).$$

Шаг квантования выходного напряжения

ЦАП:

$$\Delta U = \frac{|U_{оп}|}{2^n}.$$

Обычно используется значение $U_{оп}$, кратное 2^n : 10,24 В; 5,12 В и ниже.



**Упрощенная схема умножающего ЦАП
с суммированием токов**

Пример:

Пусть число разрядов: $n = 8$;

$$U_{\text{оп}} = -2,56 \text{ В}; D = 100.$$

Тогда:

$$U_{\text{цап}} = - (U_{\text{оп}} / 2^n) \cdot D =$$
$$- (-2,56 / 256) \cdot 100 = 1,0 \text{ В};$$

$$\Delta U = 2,56 / 256 = 0,01 \text{ В}$$

и может находиться в пределах

$$(0,00; 0,01; 0,02; \dots; 2,54; 2,55) \text{ В},$$

где: D – десятичное число, значение которого
требуется получить

Такой **ЦАП** называется:

- **Униполярным**, т.к. $U_{\text{ЦАП}}$ в зависимости от полярности $U_{\text{оп}}$, либо отрицательно, либо положительно;

- **Двухквadrантным**, т.к. передаточная характеристика располагается в двух квадрантах,

- **Умножающим**, т.к. $U_{\text{ЦАП}}$ пропорционально $U_{\text{оп}} \cdot D$.

Количество разрядов **ЦАП** доходит до 20. Некоторые **ЦАП** снабжены двумя регистрами, в одном хранится старый код, а в другой

Характеристики ЦАП К572ПА1А

13	D0	<i>D/A</i>	U_{Π}	14
12	D1		$U_{O\Pi}$	15
11	D2			16
10	D3			
9	D4		R_{oc}	1
8	D5		A_1	2
7	D6			
6	D7		A_2	3
5	D8			
4	D9		U_0	

К572ПА1А

Обозначение:
D/A или $\#/\wedge$
или DAC ;
A_1, A_2 или
I_1, I_2 ;
$U_{O\Pi}$ или U_{op}
или U_{ref} .

Аналог:
AD7520K
N

D – цифровые входы;
A – аналоговые (токовые) выходы;
 R_{oc} - вывод

1	1-й аналоговый выход A_1
2	2-й аналоговый выход A_2
3	Общий (земля) U_0
4	10-й цифровой вход (старший значащий разряд) D9
5	9-й цифровой вход D8
6	8-й цифровой вход D7
7	7-й цифровой вход D6
8	6-й цифровой вход D5
9	5-й цифровой вход D4
10	4-й цифровой вход D3
11	3-й цифровой вход D2
12	2-й цифровой вход D1
13	1-й цифровой вход (младший значащий разряд) D0
14	«+» питания U_{Π}
15	опорное напряжение $U_{оп}$

Номинальное напряжение питания	15В
Ток потребления	3 мА
Дифференциальная нелинейность	+0.1%
Погрешность коэффициента преобразования	+3%
Время установления выходного тока	5 мкс
Среднее значение входного тока по цифровым входам	1 мкА
Выходной ток при опорном напряжении 10В	2 мА
Предельные значения опорного напряжения	+17В
Предельные значения напряжения питания	5 ... 17В

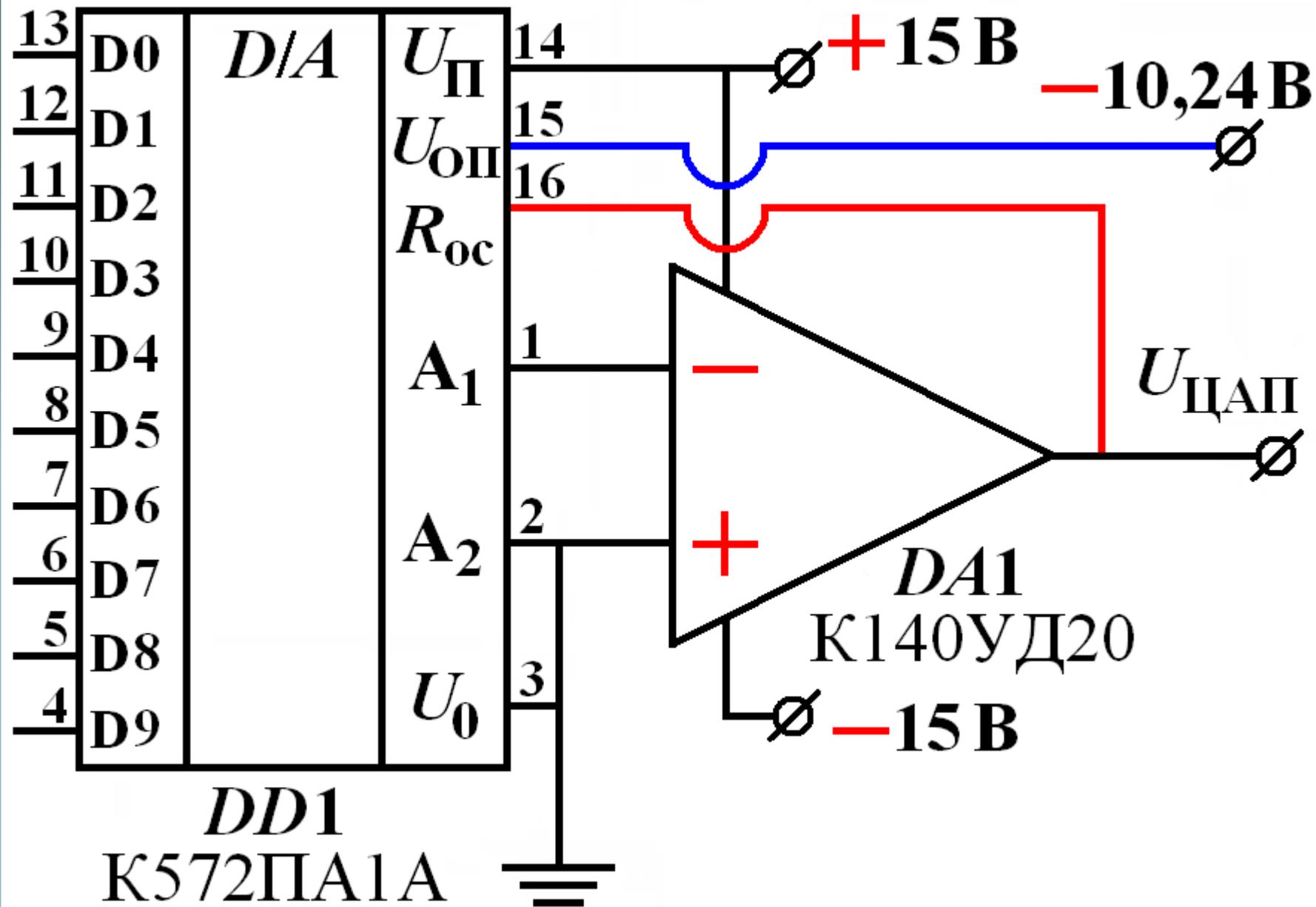


Схема включения К572ПА1А

Аналого-цифровые преобразователи

Для преобразования аналоговой информации в цифровую форму в определенные моменты времени.

Число преобразований в единицу времени – частота дискретизации (быстродействие) определяет точность АЦП, которая зависит также от разрядности (числа уровней квантования).

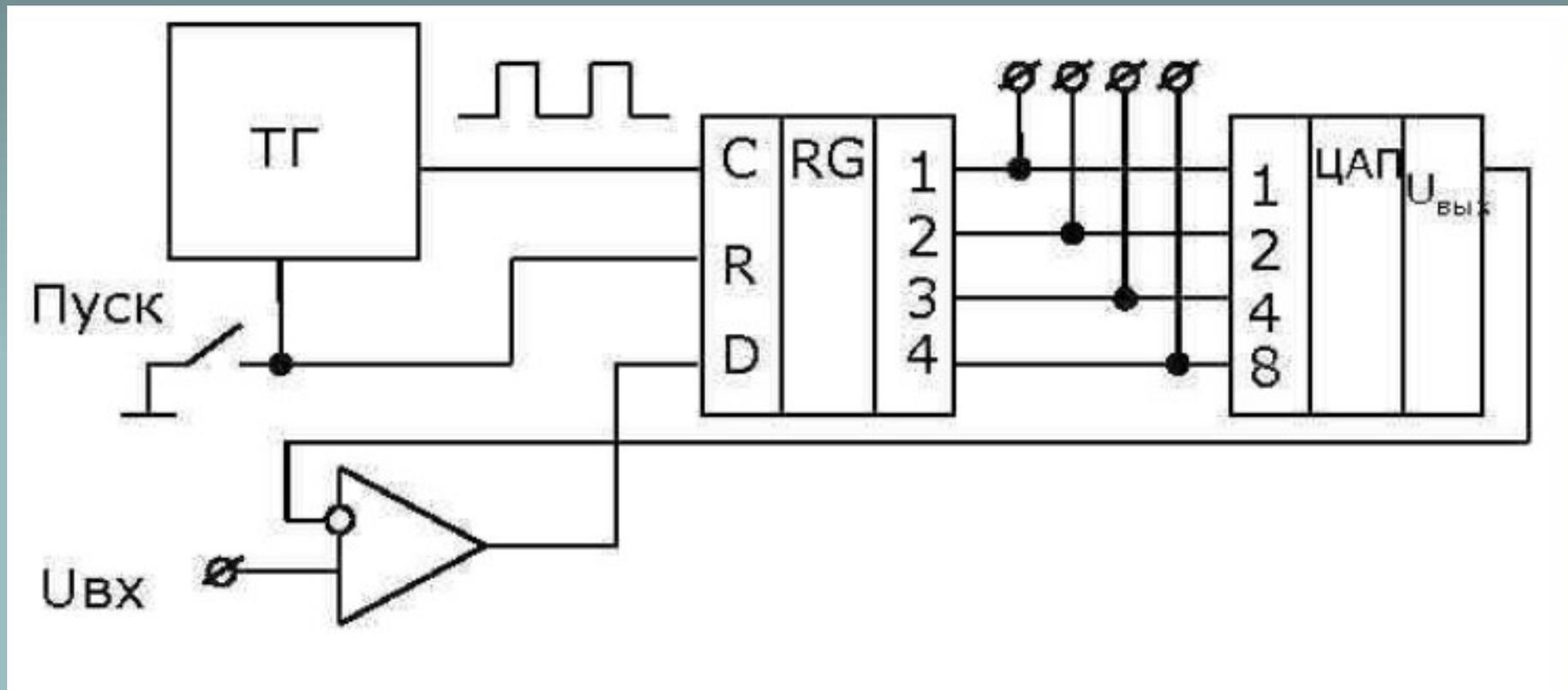
Рассмотрим следующие типы АЦП:

- последовательного приближения;
- параллельного преобразования;
- двойного интегрирования.

АЦП последовательного приближения

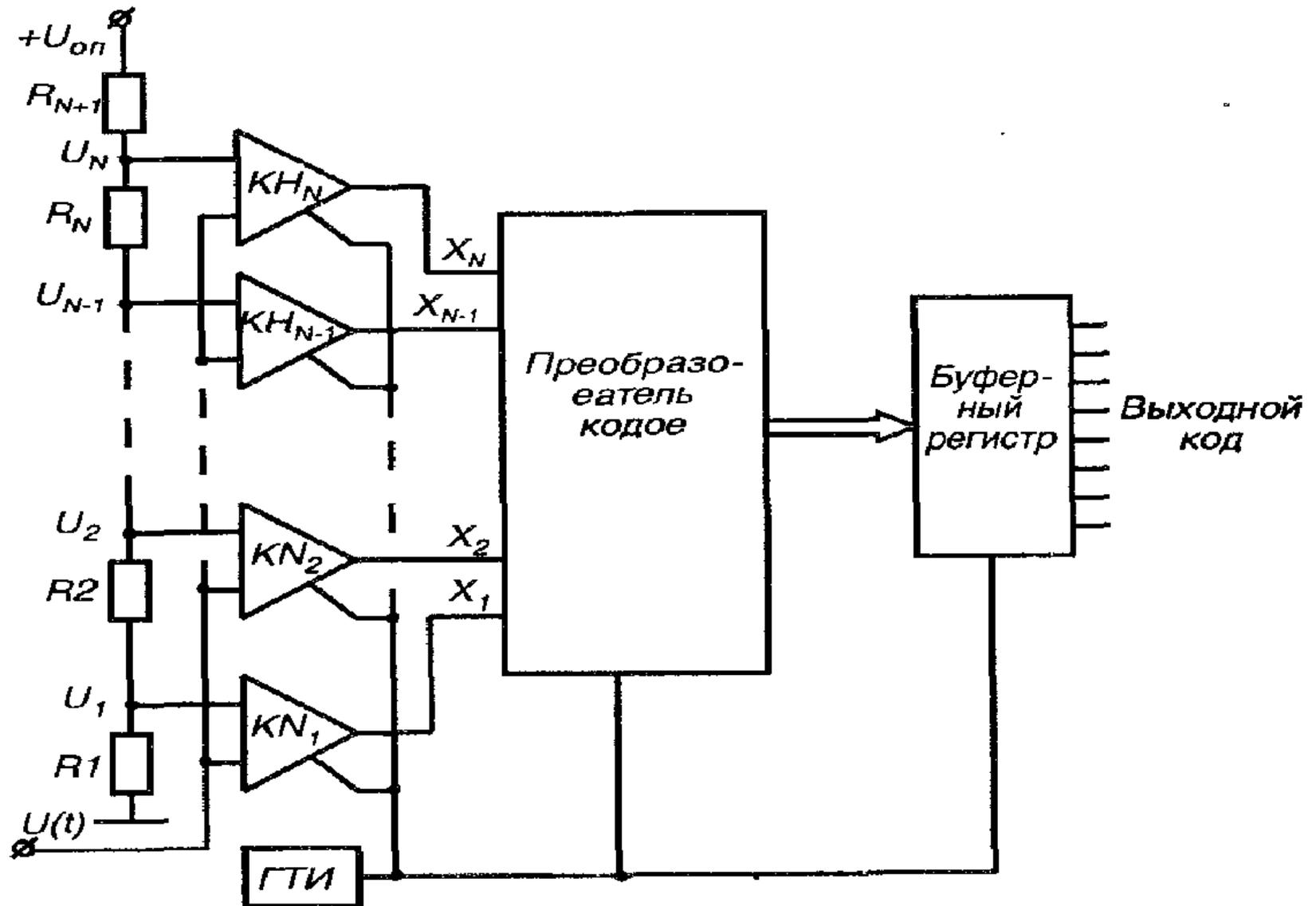
- **АЦП последовательного приближения** (АЦП с поразрядным уравниванием) **измеряет величину входного сигнала, осуществляя ряд последовательных «взвешиваний», то есть сравнений величины входного напряжения с рядом величин.**
- **В основе работы** лежит принцип дихотомии, то есть последовательного сравнения измеряемой величины с $1/2$, $1/4$, $1/8$ и т.д. от возможного максимального значения её. Это позволяет для N -разрядного АЦП выполнить весь процесс преобразования за N последовательных шагов (итераций)

АЦП последовательного приближения



- **АЦП последовательного приближения содержит** компаратор, вспомогательный ЦАП и регистр последовательного приближения

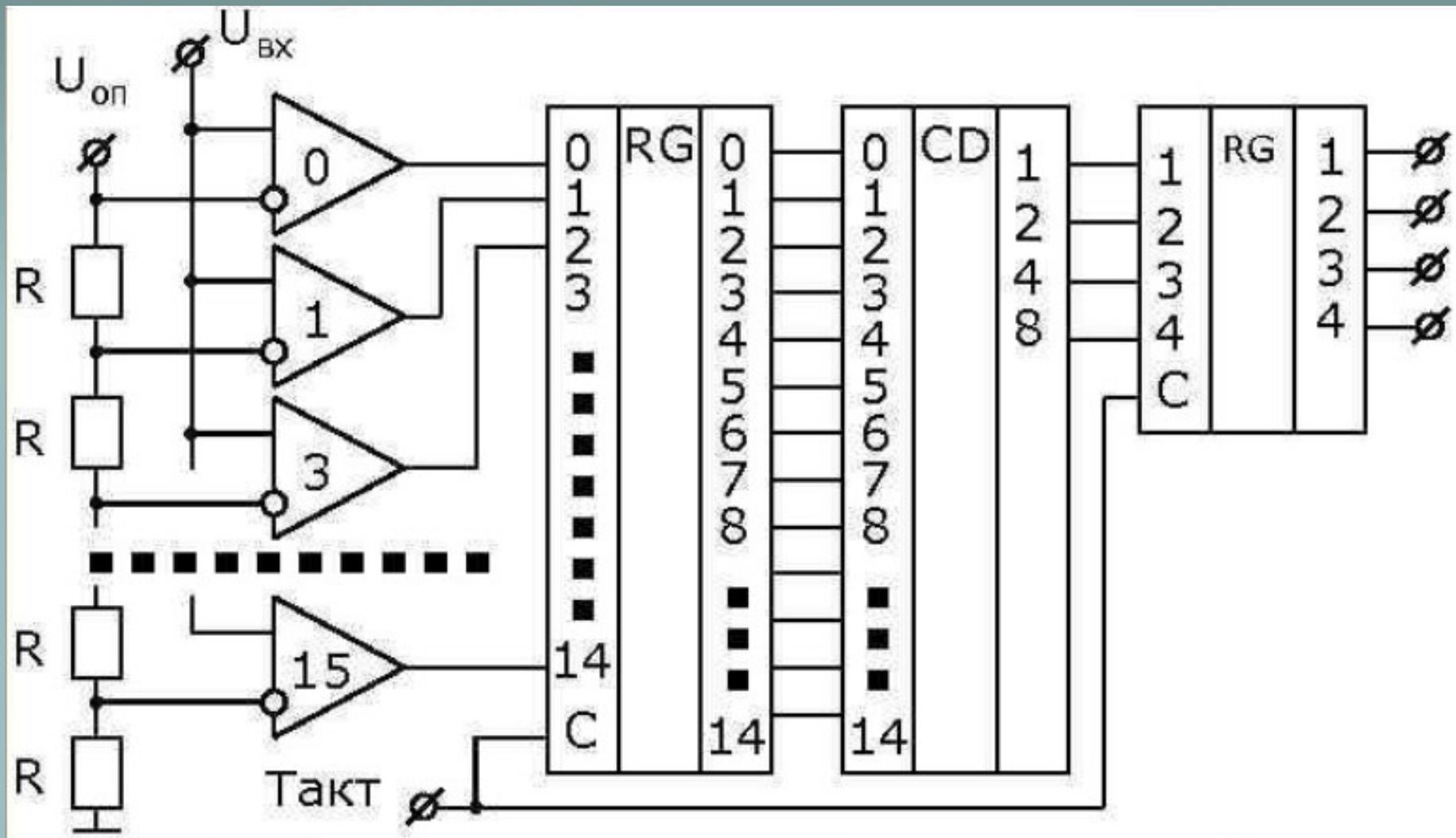
АЦП параллельного преобразования



АЦП параллельного преобразования

- **АЦП параллельного типа** — это **быстродействующие аналого-цифровые преобразователи**.
- У них существенно меньше, чем у других АЦП, время преобразования
- **АЦП параллельного типа** часто используются для видео или других высокочастотных сигналов, а также широко применяются в промышленности для отслеживания быстро изменяющихся процессов в реальном времени

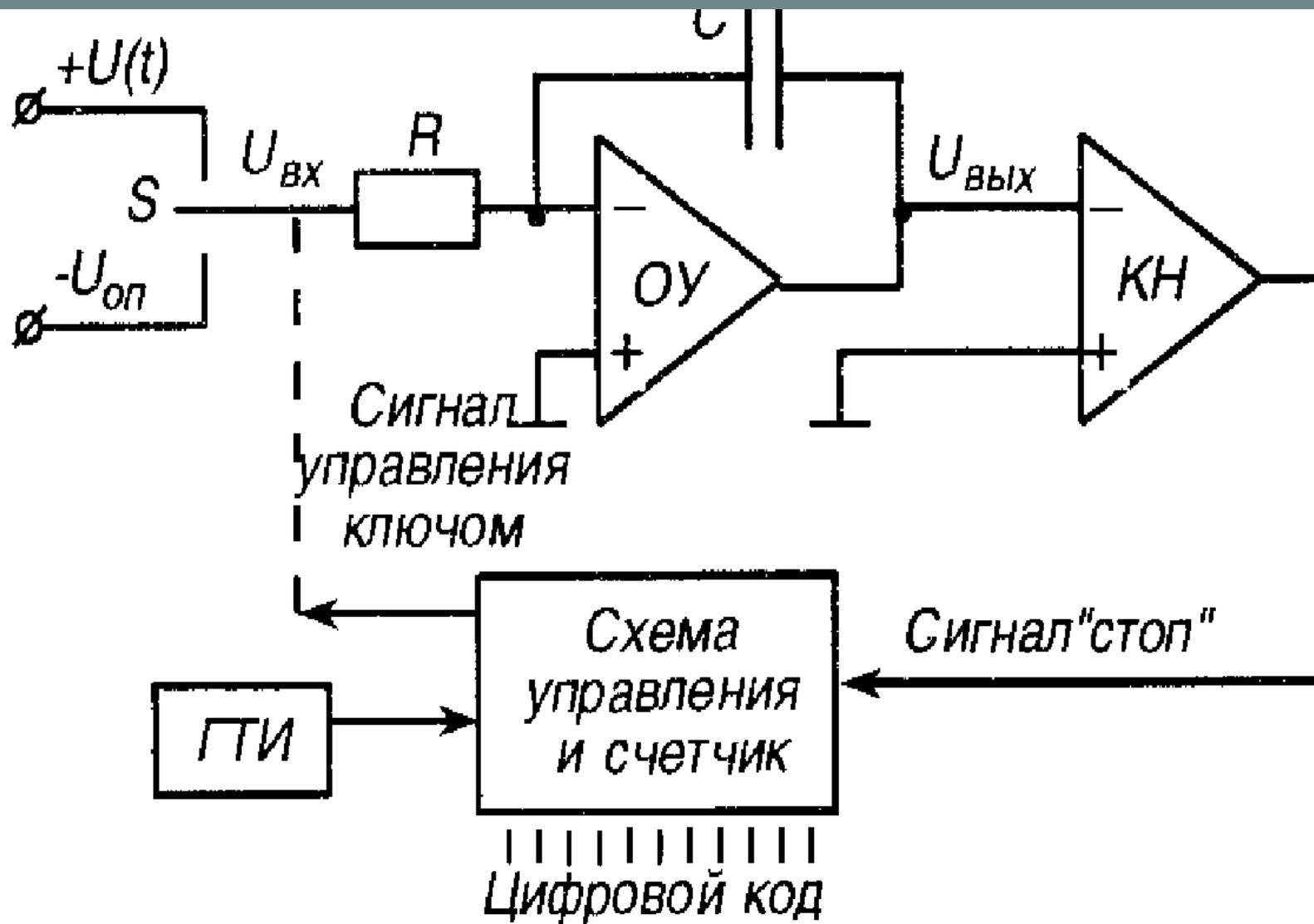
АЦП параллельного преобразования



АЦП параллельного преобразования

1. Входная аналоговая величина сравнивается с помощью компараторов с эталонными уровнями, образованными делителем из резисторов равного сопротивления. На вход делителя подаётся стабилизированное опорное напряжение.
2. При этом срабатывают те (m) младших компараторов, на входе которых уровень сигнала выше эталонного уровня. На выходах этих компараторов образуется единичный код, на выходе остальных ($n-m$) — нулевой код.
3. Код с выхода компараторов затем с помощью специального кодера-дешифратора преобразуется в двоично-кодированный выходной сигнал.

АЦП двойного интегрирования



АЦП двойного интегрирования

АЦП двойного интегрирования — это аналого-цифровой преобразователь, принцип работы которого заключается в следующем:

- В течение фиксированного интервала времени происходит заряд конденсатора током, точно пропорциональным входному сигналу.
- Затем конденсатор разряжается постоянным током до тех пор, пока напряжение на нём вновь не станет равным нулю.
- Внутренний счётчик измеряет время разряда. Результат прямо пропорционален накопленному заряду, а следовательно — интегралу от входного напряжения.

АЦП двойного интегрирования

Достоинствами АЦП двойного интегрирования считаются невысокие требования к стабильности компонентов (в первую очередь, конденсатора интегрирующей цепи). А поскольку выходной сигнал пропорционален среднему значению входного напряжения на фиксированном интервале времени интегрирования, выбирая этот промежуток времени кратным периоду помехи, можно успешно бороться с периодическими и импульсными помехами.

Основной недостаток, по сравнению с АЦП последовательного приближения — меньшая скорость преобразования